

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-320674

(43)Date of publication of application : 03.12.1996

(51)Int.Cl.

G09G 3/36
G02F 1/133

(21)Application number : 07-152340

(71)Applicant : CASIO COMPUT CO LTD

(22)Date of filing : 25.05.1995

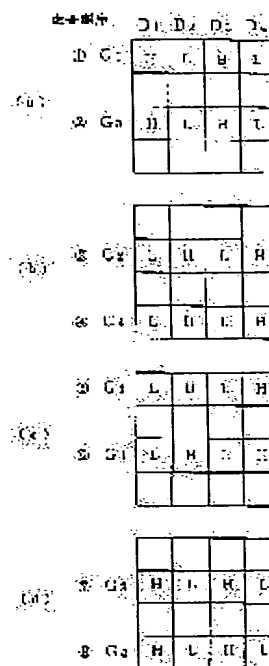
(72)Inventor : MOROSAWA KATSUHIKO

(54) LIQUID CRYSTAL DRIVING DEVICE

(57)Abstract:

PURPOSE: To obtain good picture quality and to reduce power consumption when degradation of liquid crystal is prevented by alternating current driving.

CONSTITUTION: Interlaced scanning is performed in odd lines G1, G3 of a first frame by a gate driver as shown in fig. (a), and display data of 'H' and 'L' are supplied from a drain driver for each line. Interlaced scanning is performed in even lines G2, G4 of the first frame as shown in fig. (b), and 'L' and 'H' to which polarity of display data from a drain driver is reversed are supplied. Next, interlaced scanning is performed in odd lines G1, G3 of the second frame as shown in fig. (c), and display data of 'L' and 'H' to which polarity of display data from a drain driver is not reversed are supplied. Interlaced scanning is performed in even lines G2, G4 of the second frame as shown in fig. (d), and 'L' and 'H' to which polarity of display data from a drain driver is reversed are supplied.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] Two or more scan lines and two or more data lines are arranged in the rectangular direction at a liquid crystal display panel. A pixel is formed in each crossover location of Rhine of the both sides in the shape of a matrix. In the liquid crystal driving gear which supplies a scan signal to said two or more scan lines in predetermined sequence, considers as a selection condition, supplies a status signal to each pixel on the scan line of the selection condition through said data line, and drives liquid crystal The scan side driving means which repeats and scans all scan lines while performing interlaced scanning which carries out the scan drive of said two or more scan lines at every number of fixed number of line, A status signal exchange means to replace the transfer sequence of the status signal supplied to said data line according to the sequence of interlaced scanning of said scan side driving means, The liquid crystal driving gear characterized by having the signal side driving means which doubles with the timing of said interlaced scanning the status signal which replaced the transfer sequence with said status signal exchange means, is made to reverse a polarity for every predetermined period, and supplies the status signal to said each data line.

[Claim 2] Said signal side driving means is a liquid crystal driving gear according to claim 1 characterized by reversing the polarity of the status signal supplied to said each data line for every predetermined period according to the timing of interlaced scanning of said scan side driving means, respectively while making every number of fixed number of line reverse a polarity and supplying the status signal which replaced the transfer sequence to it to said two or more data lines with said status signal exchange means.

[Claim 3] Said scan side driving means goes interlaced scanning of two or more of said scan lines every other, repeats odd lines and even lines by turns, and scans them. Said signal side driving means While reversing a polarity every other to said two or more data lines and supplying the status signal which replaced the transfer sequence with said status signal exchange means The time of changing from an odd-line scan period by said scan side driving means at an even-line scan period, Or from an even-line scan period, at which [at the time of changing at an odd line scan period] time, reverse the polarity of each status signal supplied to said each data line, and it supplies. The liquid crystal driving gear according to claim 2 characterized by carrying out the alternating current drive of the liquid crystal of each pixel formed in said liquid crystal display panel in the shape of a matrix.

[Claim 4] Said signal side driving means is a liquid crystal driving gear according to claim 3 characterized by reversing a polarity for the status signal supplied into one frame in said odd-line scan period and said even-line scan period while carrying out image display of the status signal which constitutes one frame using the odd-line scan period and even-line scan period by said scan side driving means.

[Claim 5] Said signal side driving means is a liquid crystal driving gear according to claim 4 characterized by not performing polarity reversals in inter-frame [which adjoins the status signal supplied into one frame while reversing a polarity between said odd line scan periods and said even line scan periods].

[Claim 6] Said status signal exchange means is a liquid crystal driving gear according to claim 1

characterized by having the frame memory which memorizes the status signal for one frame, and the control circuit which reads the status signal for every scan line according to scan sequence out of the status signal for one frame memorized by said frame memory.

[Translation done.]

* NOTICES *

JP0 and NCIP1 are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the liquid crystal driving gear which carries out the alternating current drive of the liquid crystal display panel by which the pixel was arranged in the shape of a matrix at a detail about a liquid crystal driving gear.

[0002]

[Description of the Prior Art] Conventionally, generally the liquid crystal driving gear is equipped with the liquid crystal display panel (LCD), the drive circuit which drives this liquid crystal display panel, a power circuit, a control circuit, etc., and the driver voltage of two or more electrical-potential-difference values is supplied to that drive circuit from a power circuit.

[0003] And when driving and carrying out the display control of the liquid crystal, the orientation of a liquid crystal molecule is controlled by the electric field generated by impressing a predetermined electrical potential difference to the liquid crystal of each pixel of a liquid crystal display panel, and it is carrying out by changing an optical property for every pixel.

[0004] Generally on the occasion of the above-mentioned liquid crystal drive, it is necessary to carry out an alternating current drive. This is for preventing that baking arises on the orientation film prepared in the substrate opposed face of a liquid crystal display panel, or degradation of liquid crystal or destruction of liquid crystal arises, when long duration electric field join only single direction to liquid crystal.

[0005] Drawing 5 is drawing showing the liquid crystal display panel 1 of the dot matrix which consisted of pixels of 4x4 dots. The data line D1 which supplies a status signal to the switching element for every pixel of each scan line of 11-14, 21-24, 31-34, and 41-44 shown in drawing 5, D2, D3, and D4 A scan line G1, G2, G3, and G4 It connects, respectively.

[0006] Drawing 6 is drawing showing the drive wave of the frame reversal drive method which reverses the polarity of a status signal in each frame unit by the liquid crystal display panel 1 of drawing 5, and drawing 7 is drawing showing the polarity-reversals situation on the liquid crystal display panel in the frame reversal drive method of drawing 6.

[0007] First, it is a scan line G1, G2, G3, and G4 for driving an one-frame (screen) eye, as shown in drawing 6. While scanning one line at a time sequentially a data line D1, D2, D3, and D4 from -- each status signal of the pixels 11-14 on each scan line, 21-24, 31-34, and 41-44 is supplied with the electrical-potential-difference polarity (VLCH) by the side of high level (henceforth "H").

[0008] Moreover, it is a scan line G1, G2, G3, and G4 the same, when driving the following frame [2nd]. While scanning one line at a time sequentially a data line D1, D2, and D3 and D4 from -- each status signal of the pixels 11-14 on each scan line, 21-24, 31-34, and 41-44 is supplied with the electrical-potential-difference polarity (VLCL) by the side of a low level (henceforth "L").

[0009] Thus, in order for a frame reversal drive method to reverse the polarity of the status signal supplied to each pixel per frame, as shown in drawing 7 (a) and (b), the odd frame to which the status signal of "H" is supplied, and even frames to which the status signal of "L" is supplied are repeated by turns.

[0010] As alternating current drive methods other than the above, moreover, drawing 8 It is drawing showing the data line reversal drive method which reverses a polarity per frame while giving the status signal of reversed polarity in the adjoining data line unit. Drawing 9 It is drawing showing the scan line reversal drive method which performs polarity reversals per frame while giving the status signal of reversed polarity in the adjoining scan line unit. Drawing 10 It is drawing showing the drive wave of the bit-flipping drive method which reverses the polarity of a status signal in each pixel unit by the liquid crystal display panel 1 of drawing 5. Drawing 11 It is drawing showing the polarity-reversals situation on the liquid crystal display panel in the bit-flipping drive method of drawing 10, and drawing 12 is drawing showing comparison results in each conventional alternating current drive method from drawing 6 to drawing 11, such as image quality and power consumption.

[0011] A flicker stops being conspicuous and image quality of the liquid crystal display image obtained by each above-mentioned alternating current drive method improves as the field which performs polarity reversals becomes small with a frame unit, a field unit, the Rhine unit, and a pixel unit, and as a reversal frequency becomes high.

[0012] Furthermore, since the count of charge and discharge of power consumption in a predetermined alternating current drive method on each Rhine increases as the frequency of polarity reversals and the frequency of the polarity reversals especially in each data line become high, power consumption will increase.

[0013] When this is seen by drawing 12, the image quality of a display image is "x" to which a flicker tends to be conspicuous and image quality worsens since polarity reversals are repeated per frame in the case of a frame reversal drive method. However, in the case of a data line reversal drive method or a scan line reversal drive method, it is "O" from which a flicker cannot be conspicuous easily since reversal data are mixed per Rhine all over a screen in order for a status signal to serve as reversed polarity per a data line or scan line and to be reversed as shown in drawing 8 and drawing 9, and extent of image quality becomes good. Furthermore, in the case of a bit-flipping drive method, it is "O" in which the data which consist of a different polarity all over a screen since the status signal supplied to the adjoining pixel serves as reversed polarity and this is reversed as shown in drawing 10 and drawing 11 are mixed further, and a flicker is hardly conspicuous and from which very good image quality is acquired.

[0014] On the other hand, if it sees from a viewpoint of power consumption in drawing 12, a frame reversal drive method and a data line reversal drive method are [capacity / of a pixel / capacity / of Cg and a data line] VLCL about the driver voltage of VLCH and a low level in CL and high-level driver voltage. If it carries out, it can express with following the (1) type.

[0015]

{CL+Cgx (scan line number of stages)} x(data line number of stages) x(VLCH-VLCL) 2x (frame frequency) (1)

Moreover, the power consumption of a scan line reversal drive method and a bit-flipping drive method can be expressed with following the (2) type.

[0016]

{CL x(scan line number of stages -1)+Cgx (scan line number of stages)} x(data line number of stages) x(VLCH-VLCL) 2x (frame frequency) (2)

In addition, the above-mentioned formula is in an all-points LGT condition, and leakage current is the case where there shall be nothing. And the above-mentioned (2) formula and (1) type are "x" to which, as for "O" scan line reversal drive method and a bit-flipping drive method, power consumption will increase although a frame reversal drive method and a data line reversal drive method have little power consumption and end, since the power consumption difference shown by following the (3) formula is produced.

[0017]

(Scan line number of stages -2) x(data line number of stages) x(VLCH-VLCL) 2x (frame frequency) (3)

[0018]

[Problem(s) to be Solved by the Invention] However, if it is in such a conventional liquid crystal driving gear, and there are two conflicting requirements of attaining improvement in image quality

and reduction-ization of power consumption and it is going to improve one image quality as shown in drawing 12 , power consumption will increase, and on the contrary, if it is going to improve power consumption, the problem that image quality deteriorates will occur.

[0019] Then, this invention is made in view of the above-mentioned technical problem, and it aims at offering the liquid crystal driving gear which can attain low-power-ization while good image quality is acquired, in case the alternating current drive of the liquid crystal is carried out and degradation of liquid crystal is prevented.

[0020]

[Means for Solving the Problem] The scan line of plurality [driving gear / according to claim 1 / liquid crystal / panel / liquid crystal display] and two or more data lines are arranged in the rectangular direction. A pixel is formed in each crossover location of Rhine of the both sides in the shape of a matrix. In the liquid crystal driving gear which supplies a scan signal to said two or more scan lines in predetermined sequence, considers as a selection condition, supplies a status signal to each pixel on the scan line of the selection condition through said data line, and drives liquid crystal The scan side driving means which repeats and scans all scan lines while performing interlaced scanning which carries out the scan drive of said two or more scan lines at every number of fixeds number of line, A status signal exchange means to replace the transfer sequence of the status signal supplied to said data line according to the sequence of interlaced scanning of said scan side driving means, The status signal which replaced the transfer sequence with said status signal exchange means is doubled with the timing of said interlaced scanning, a polarity is reversed for every predetermined period, and it is characterized by having the signal side driving means which supplies the status signal to said each data line.

[0021] A liquid crystal driving gear according to claim 2 moreover, for example, the signal side driving means indicated by claim 1 While making every number of fixeds number of line reverse a polarity and supplying the status signal which replaced the transfer sequence to it to said two or more data lines with said status signal exchange means You may make it reverse the polarity of the status signal supplied to said each data line for every predetermined period according to the timing of interlaced scanning of said scan side driving means, respectively.

[0022] A liquid crystal driving gear according to claim 3 moreover, for example, the scan side driving means indicated by claim 2 Go interlaced scanning of two or more of said scan lines every other, and repeat odd lines and even lines by turns, and they is scanned. While the signal side driving means indicated by claim 2 reverses a polarity every other to said two or more data lines and supplies the status signal which replaced the transfer sequence with said status signal exchange means The time of changing from an odd-line scan period by said scan side driving means at an even-line scan period, Or the polarity of each status signal supplied to said each data line at which [at the time of changing from an even line scan period at an odd line scan period] time is reversed, and it supplies, and may be made to carry out the alternating current drive of the liquid crystal of each pixel formed in said liquid crystal display panel in the shape of a matrix.

[0023] Moreover, you may make it a liquid crystal driving gear according to claim 4 reverse a polarity for the status signal supplied into one frame in said odd-line scan period and said even-line scan period while the signal side driving means indicated by claim 3 carries out image display of the status signal which constitutes one frame using the odd-line scan period and even-line scan period by said scan side driving means.

[0024] Moreover, a liquid crystal driving gear according to claim 5 may not be made not to perform polarity reversals in inter-frame [which adjoins the status signal which the signal side driving means indicated by claim 4 supplies into one frame while reversing a polarity between said odd line scan periods and said even line scan periods].

[0025] Moreover, you may make it a liquid crystal driving gear according to claim 6 equipped with the frame memory the status signal exchange means indicated by claim 1 remembers the status signal for one frame to be, and the control circuit which reads the status signal for every scan line according to scan sequence out of the status signal for one frame with which said frame memory memorized.

[0026]

[Function] All scan lines are repeated and scanned, performing interlaced scanning which carries out the scan drive of two or more scan lines by the scan side driving means at every number of fixed number of line in a liquid crystal driving gear according to claim 1. The transfer sequence of the status signal supplied to a data line according to the sequence of interlaced scanning of a scan side driving means with a status signal exchange means is replaced. The status signal which replaced the transfer sequence with the status signal exchange means by the signal side driving means is doubled with the timing of interlaced scanning, a polarity is reversed for every predetermined period, and each data line is supplied.

[0027] Therefore, while performing interlaced scanning by the scan side driving means, interlaced scanning can be performed proper by replacing the transfer sequence of a status signal according to the interlaced scanning with a status signal exchange means. And in a signal side driving means, in order to carry out the polarity reversals of the status signal which is supplied to a data line in addition to interlaced scanning for every predetermined period, while a polarity-reversals drive in a scan line unit is attained using a low polarity-reversals frequency and good image quality is acquired, it can low-power-ize.

[0028] In a liquid crystal driving gear according to claim 2, a signal side driving means according to claim 1 reverses the polarity of the status signal which every number of fixed number of line is made to reverse a polarity to two or more data lines, supplies, and is supplied to each data line for every predetermined period according to the timing of interlaced scanning of a scan side driving means, respectively.

[0029] Therefore, since the polarity of the status signal supplied to two or more data lines is reversed to every number of fixed number of line, in addition to the polarity reversals in a scan line unit according to claim 1 the polarity reversals in a data line unit are performed, consequently polarity reversals are performed in the shape of a matrix per 1 thru/or two or more pixels, the good image quality which is equal to a bit-flipping drive method can be acquired. Moreover, since a low polarity-reversals frequency can be used by performing interlaced scanning as described above, the whole polarity-reversals frequency can be low-power-ized. Thus, much more high-definition-izing and low-power nature can be combined.

[0030] In a liquid crystal driving gear according to claim 3, a scan side driving means according to claim 2 Go interlaced scanning of two or more scan lines every other, and a signal side driving means reverses the polarity of a status signal every other to two or more data lines, and supplies. When changing from the odd-line scan period by the scan side driving means at an even-line scan period, Or by reversing the polarity of each status signal supplied to each data line, and supplying, when changing from an even-line scan period at an odd-line scan period Since the so-called bit-flipping drive method which reverses a polarity in each pixel unit can be held, very good image quality can be acquired. Moreover, since a low polarity-reversals frequency can be used by performing interlaced scanning even in this case as described above, it can low-power-ize. Thus, high-definition-izing and low-power nature can be combined.

[0031] With a liquid crystal driving gear according to claim 4, while a signal side driving means according to claim 3 carries out image display of the status signal which constitutes one frame using the odd-line scan period and even-line scan period by said scan side driving means, a polarity is reversed for the status signal supplied into one frame in said odd-line scan period and said even-line scan period.

[0032] Therefore, since the polarity of the status signal supplied to a data line in the odd-line scan period and even-line scan period is reversed while carrying out image display of the status signal for one frame by an odd-line scan and even-line scan, very good image quality can be acquired with the bit-flipping drive method which performs the polarity reversals of each pixel unit for every frame. Moreover, since interlaced scanning is performed also in this case, a polarity-reversals frequency can be low-power-ized from the ability to be made low. Thus, high-definition-izing and low-power nature can be combined.

[0033] While a signal side driving means according to claim 4 reverses a polarity with a liquid crystal driving gear according to claim 5 between the odd-line scan periods of a status signal and even-line scan periods which are supplied into one frame, in inter-frame [adjoining], it is made not to perform polarity reversals.

[0034] Therefore, since polarity reversals are performed in the middle of one frame, and polarity reversals are surely once performed during the image display of one frame, image quality improves. Moreover, since there is no effect in the improvement in image quality so much and a polarity-reversals period is rather extended even if polarity reversals are not performed when displaying the status signal with which the adjoining frames differed, much more low-power-ization can be attained from the ability of a polarity-reversals frequency to be made low.

[0035] The status signal exchange means according to claim 1 consists of liquid crystal driving gears according to claim 6 in the frame memory which memorizes the status signal for one frame, and the control circuit which reads the status signal for every scan line alternatively according to scan sequence out of the status signal for one frame memorized by the frame memory.

[0036] Therefore, after memorizing the status signal for one frame to a frame memory, like every other desired scan sequence, for example, a scan line, and every two or more scan lines, only by choosing read-out sequence by the control circuit suitably, the transfer sequence of a status signal can be replaced freely and a signal side drive circuit etc. can be supplied. For this reason, interlaced scanning of various gestalten can be performed.

[0037]

[Example] Hereafter, the suitable example of this invention is explained with reference to drawing. Drawing 1 - drawing 4 are drawings showing one example of the liquid crystal driving gear of this invention, and are carried out by this example as a liquid crystal display using TFT-LCD (Thin Film Transistor-Liquid Crystal Display) which performs a active-matrix drive using the thin film switching transistor which 2nline and a data line (drain line) become from m lines, and a scan line (gate line) becomes from an amorphous silicon for every pixel.

[0038] First, a configuration is explained. Drawing 1 is the block diagram showing the configuration of the liquid crystal display 51 concerning this example. The liquid crystal display 51 consists of a synchronizing separator circuit 52, the A/D-conversion circuit 53, the data-conversion circuit 54, a frame memory 55, a control circuit 56, an interface circuitry 57, the liquid crystal display panel 58, a gate driver 59, a drain driver 60, a glass substrate 61, etc.

[0039] A synchronizing separator circuit 52 takes out Horizontal Synchronizing signal Hsync (ϕH) and Vertical Synchronizing signal Vsync (ϕV) out of an analog video signal, and outputs them to a control circuit 56. The A/D-conversion circuit 53 carries out A/D (analog/digital) conversion by the sampling based on the timing signal into which the analog video signal inputted is inputted from a control circuit 56, and is made into the digital video signal of a triplet here. When the analog video signal inputted is a color video signal, a sampling is performed for every analog video signal of the parallel divided into R (red), G (green), and B (blue).

[0040] The data-conversion circuit 54 is changed into the data format which can be driven by the drain driver 60 which mentions later the digital video signal changed in the A/D-conversion circuit 53, and is outputted to the frame memory 55 of the next step as an indicative data. That is, after it reads the data-conversion circuit 54 one by one with the timing signal into which the digital video signal inputted from the A/D-conversion circuit 53 is inputted from a control circuit 56 and it reads the video signal for one line, it creates the gradation signal according to the video signal, and is outputted to a frame memory 55 as an indicative data.

[0041] The frame memory 55 consists of RAM (Random AccessMemory) prepared on the memory board, and memorizes temporarily the indicative data for one outputted from the above-mentioned data-conversion circuit 54 frame (screen). In the control circuit 56 mentioned later, in case an indicative data is written in this frame memory 14, when writing in the indicative data of an one-line unit, specifying the address and reading that written-in indicative data, an indicative data can be replaced and outputted by the desired transfer sequence by specifying the address of the indicative data of desired Rhine. For this reason, by replacing the transfer sequence of an indicative data according to the scan sequence of interlaced scanning, when carrying out interlaced scanning every predetermined scan line with the gate driver 59 mentioned later, even if it performs interlaced scanning, image display can be carried out proper.

[0042] A control circuit 56 is what controls actuation of the whole liquid crystal display 51. The synchronizing signal for driving the liquid crystal of each pixel of a liquid crystal display panel

based on the Horizontal Synchronizing signal (Hsync) and Vertical Synchronizing signal (Vsync) which are supplied from a synchronizing separator circuit 52 is generated. For example, output to an interface circuitry 57 or Generate and supply the sampling clock for sampling in the A/D-conversion circuit 53 based on each above-mentioned synchronizing signal, or Address control at the time of supplying the timing signal for reading the digital video signal inputted into the data-conversion circuit 54 one by one from the A/D-conversion circuit 53, or writing in or reading an indicative data to a frame memory 55 etc. is performed.

[0043] An interface circuitry 57 performs image display by supplying the Horizontal Synchronizing signal and Vertical Synchronizing signal which are inputted from a control circuit 56 to the drain driver 60 and a gate driver 59, respectively, carrying out the scan drive of the liquid crystal display panel 58.

[0044] The above-mentioned Vertical Synchronizing signal consists of the CFB signal which is a scan reversal signal for carrying out the alternating current drive of the CDB signal and liquid crystal which determine the selection width of face of gate line scan initiation timing and a gate line for every frame, the CNB signal which carries out the sequential shift of said CDB signal within a gate driver 59.

[0045] Moreover, the above-mentioned Horizontal Synchronizing signal consists of the basic clock signal for driving the CKF signal and the drain driver 60 for carrying out the alternating current drive of the CKN signal which outputs the indicative data latched for every pixel within the drain driver 60 to the liquid crystal display panel 58, the STI signal which starts the sampling of an indicative data, and the liquid crystal for every frame etc.

[0046] The thin film switching transistor to which two or more gate lines and two or more drain lines have been arranged in the rectangular direction, and the amorphous silicon was used for the liquid crystal display panel 58 near [each] the intersection of both Rhine is formed, a gate line is connected to the gate of the transistor, a drain line is connected to the source, and the pixel electrode of liquid crystal capacity is connected to the drain. And the liquid crystal display panel 58 carries out ON/OFF control of the transistor connected to the gate line by the scan signal supplied from a gate driver 59, and makes selection / condition of not choosing, an indicative data is supplied to the pixel electrode in a selection condition from a drain line, liquid crystal is driven for every pixel, and image display is performed. At this example, 2nline and a drain line consist of m lines for the above-mentioned gate line. In addition, although you may consist of odd, the above-mentioned gate line is explained as even (2nline) here, in order to simplify explanation.

[0047] A gate driver 59 generates a scan signal, supplies a scan signal by sequential [desired] to two or more gate lines of the liquid crystal display panel 58, and makes it a selection condition. Usually, although sequential scanning which scans one line at a time is carried out to every 1 horizontal-scanning period (1H), the description of this example is to perform every other line and interlaced scanning scanned at intervals of [beyond it] two or more lines. As such an example of interlaced scanning, in case an odd-line scan and an even-line scan are repeated at intervals of a line, the polarity reversals of the indicative data supplied from a drain line in an odd-line scan period and an even-line scan period can only be carried out, and a scan line reversal drive (refer to drawing 9) can be performed easily. Moreover and conventionally, although this scan line reversal drive needed to be inverted to every 1H, by performing interlaced scanning, that what is necessary is just to invert to every $1/2$ vertical-scanning period ($1/2V$), a polarity-reversals frequency becomes low and low-power-ization could be attained. Of course, the above-mentioned interlaced scanning is not limited to the scan in every other line, and may be scanned at intervals of two or more lines.

[0048] Although the drain driver 60 is not illustrating, it carries out the sequential transfer of the indicative data by which a serial input is carried out, and consists of a data transfer circuit which it is parallel as data of each drain line, and is taken out, a data latch circuit holding the data for every drain line, a driver circuit which is made to carry out the polarity reversals of the latched indicative data, and supplies it to a drain line with an alternating current-ized signal. In the drain driver 60, if the indicative data of a gate line which performs interlaced scanning is read from a frame memory 55 and inputted into a data transfer circuit by the above-mentioned gate driver

59, after latching and alternating-current-izing this for every pixel, each drain line will be supplied. The description of the drain driver 60 in this example is to carry out according to the timing of interlaced scanning of the gate driver 59 which described above the timing of the polarity reversals of the indicative data supplied to each drain line. For example, when repeating an odd-line scan and an even-line scan, performing interlaced scanning of a gate driver 59, and changing from an at least odd-line scan period at an even-line scan period, the polarity of the indicative data supplied from a drain line is reversed in a driver circuit. Thereby, odd lines consists of indicative datas of high level "H", and while being able to constitute from an indicative data of a low level "L", the so-called scan line reversal drive (refer to drawing 9) of even lines can be performed by reversing the field of this "H" and "L" for every [a predetermined period, for example, the 1 field, and] frame.

[0049] In the drain driver 60, as described above, supply the indicative data of "H" or "L" per one line, and also a drain line Every other [moreover,] line Or by supplying the indicative data of "H" and "L" by turns at intervals of two or more lines, or reversing the indicative data to supply for every [a predetermined period, for example, the 1 field, and] frame The alternating current drive equivalent to the so-called bit-flipping drive (refer to drawing 11) can be performed.

[0050] Thus, in the liquid crystal driving gear of this example, since the alternating current drive equivalent to a scan line reversal drive or a bit-flipping drive can be performed, while CHIRATSUKI (flicker) of the display image accompanying polarity reversals is distributed, stopping being conspicuous and acquiring good image quality, there is an advantage that low-power-ization can be attained. Although a glass substrate 61 is a glass substrate which constitutes the liquid crystal display panel 58, let it be the drive circuit one apparatus liquid crystal display with which the gate driver 59 and the drain driver 60 were really formed on this glass substrate 61 by this example.

[0051] Drawing 2 is drawing showing the example of a configuration of the liquid crystal display panel 58 concerning this example. As shown in drawing 2, each pixel The gate line G1, G2, and G3, G4 It meets and is arranged by the line writing direction like 11-14, 21-24, 31-34, and 41-44, respectively. Moreover, each above-mentioned pixel Each drain line D1, D2, D3, and D4 It meets and connects in the direction of a train like 11-41, 12-42, 13-43, and 14-44. And to the switching transistor of each pixel, the gate line and the drain line are connected, respectively. Although it considered as the liquid crystal display panel 58 which consists of $4 \times 4 = 16$ dot in drawing 2 in order to give explanation easy, it consists of many pixels more in fact.

[0052] Next, actuation of this example is explained. First, as shown in drawing 1, Horizontal Synchronizing signal Hsync and Vertical Synchronizing signal Vsync are taken out from the analog video signal inputted by the synchronizing separator circuit 52, and it outputs to a control circuit 56. While generating the synchronizing signal for driving the liquid crystal of each pixel of a liquid crystal display panel based on the Horizontal Synchronizing signal and Vertical Synchronizing signal in a control circuit 56 and outputting to an interface circuitry 57 Supply the sampling clock generated based on the above-mentioned synchronizing signal to the A/D-conversion circuit 53, and the data-conversion circuit 54 is received. The timing signal for reading the digital video signal inputted from the A/D-conversion circuit 53 one by one is supplied, and address control in the case of performing writing and read-out of an indicative data is performed to the frame memory 55.

[0053] And after the analog video signal inputted is sampled in the A/D-conversion circuit 53, changing it into a digital video signal, reading it one by one with the timing signal into which the digital video signal is inputted from a control circuit 56 in the data-conversion circuit 54 and reading the video signal for one line, it creates the gradation signal according to the video signal, and outputs it to a frame memory 55 as an indicative data.

[0054] Furthermore, in a frame memory 55, the indicative data outputted per one line from the data-conversion circuit 54 is written in by one frame (screen), specifying the address by the control circuit 56. And when reading the written-in indicative data, the address with which the indicative data of desired Rhine was written in is only specified, and the transfer sequence of an indicative data can be replaced easily. Even if exchange of the transfer sequence of this indicative data performs interlaced scanning every predetermined gate line with the gate driver

59 of this example, it is made to perform proper image display by replacing the transfer sequence of an indicative data according to the scan sequence of that interlaced scanning.

[0055] Among the indicative datas for one frame, first, the scan sequence of the gate line in this example scans even lines (2, 4, 6, ..., $2n-2$, and $2n$), after scanning odd lines of $2n-3$ and $2n-1$, 1, 3, 5, And according to the scan sequence of the gate line which the indicative data supplied described above, exchange of the transfer sequence of an indicative data is performed using a frame memory 55 from a drain line.

[0056] The case where liquid crystal is driven by the liquid crystal drive wave which shows this to drawing 3 using the liquid crystal display panel 58 which is shown in drawing 2, and which consists of $4 \times 4 = 16$ dot is explained. Drawing 4 is drawing explaining the scan drive condition which inverts an indicative data on a liquid crystal display panel using the liquid crystal drive wave of drawing 3.

[0057] First, as shown in drawing 3, in case the indicative data of the 1st frame is displayed, it is the gate line G1. G3 Gate line G2 after scanning odd lines G4 Interlaced scanning of even lines is performed. Scan sequence of this gate line is repeatedly performed in two frames and the sequence that the 3rd frame or subsequent ones is the same.

[0058] And each drain line D1, D2, D3, and D4 It is made for the polarity of the indicative data supplied to reverse a polarity in the odd-line scan period and even-line scan period in interlaced scanning of the above-mentioned gate line. Thereby, it is only made reversed every [one frame or] $1/2$ frame, and the polar reversal frequency of the indicative data supplied to a drain line becomes possible [realizing the alternating current drive equivalent to a scan line reversal drive (referring to drawing 9)]. On the other hand, in the former, in order to scan a gate line sequentially, in order to perform a scan line reversal drive, the indicative data supplied to a drain line needed to be inverted for every 1 horizontal-scanning period, and increase of the power consumption by the high polarity-reversals frequency was caused. Thus, according to the liquid crystal driving gear of this example, it is compatible in good image quality and the low-power nature by the low reversal frequency.

[0059] Moreover, as the liquid crystal driving gear of this example shows to drawing 3, they are each drain line D1, D2, D3, and D4 to 1 horizontal-scanning period. The polarity of the indicative data supplied is the odd-numbered drain line D1 and D3. The even-numbered drain line D2 and D4 It is given so that it may always become reversed polarity. This adds a data line reversal drive (refer to drawing 8) to the above-mentioned scan line reversal drive. Since polarity reversals are performed also per pixel of a drain line by this while polarity reversals are performed per pixel of each gate line, the alternating current drive similar to the so-called bit-flipping drive (refer to drawing 11) to which polarity reversals are performed in each pixel unit is realizable. Low-power-ization can be attained, while each pixel unit will distribute, CHIRATSUKI of the display image accompanying polarity reversals will stop being conspicuous and good image quality will be acquired, if the alternating current drive of this bit-flipping drive resemblance is performed.

[0060] Furthermore, they are each drain line D1, D2, D3, and D4 during an one-frame period. The polarity of the indicative data supplied is constituted so that it may be reversed, respectively at the predetermined time. For example, while reversing the polarity of an indicative data in case it shifts to an even-line scan period from the odd-line scan period of one frame as shown in drawing 3, it is made not to reverse the polarity of an indicative data in inter-frame [different].

[0061] Moreover, although it can also constitute so that it may start at an even-line scan period and may finish with an odd-line scan period contrary to this, although each frame started at the odd-line scan period and it is finished with the even-line scan period as drawing 3, it is made not to reverse the polarity of an indicative data in inter-frame [different], while reversing the polarity of an indicative data in that case, in case it shifts to an odd-line scan period from an even-line scan period. Thereby, while an indicative data is always made to reversed polarity in the odd-line scan period and even-line scan period in one frame, the adjoining polarity of the indicative data of the odd-line scan periods of a frame and even-line scan periods can be made reverse.

[0062] Therefore, since the indicative data of the pixel which adjoins in the line writing direction and the direction of a train of a liquid crystal display panel mutually can perform further the bit-flipping drive which reverses the polarity of each pixel per frame while always being able to drive it with reversed polarity, it can obtain a very high-definition image without a flicker. Since what is necessary is just to invert the polarity-reversals period of a drain line for every one-frame spacing moreover including the adjoining frame as shown in drawing 3, power consumption can be low stopped to the same extent with a frame reversal drive (refer to drawing 7).

[0063] Next, the alternating current reversal actuation in the case of performing a bit-flipping drive using the liquid crystal drive wave of drawing 3 is explained using drawing 4. In the odd-line scan period of the 1st frame shown in drawing 4 (a) in the above-mentioned example A gate line is G1 and G3 odd lines. Interlaced scanning is performed and they are each drain line D1, D2, D3, and D4 in that case. The indicative data supplied the odd-numbered drain line D1 and D3 **** -- the indicative data of "H" -- the even-numbered drain line D2 and D4 **** -- the indicative data of "L" is supplied.

[0064] Next, it sets at the even-line scan period of the 1st frame shown in drawing 4 (b). A gate line is G2 and G4 even lines. Interlaced scanning is performed and they are each drain line D1, D2, D3, and D4 in that case. The indicative data supplied the polarity in the odd-line scan period of drawing 4 (a) is reversed -- making -- the odd-numbered drain line D1 and D3 **** -- the indicative data of "L" -- the even-numbered drain line D2 and D4 **** -- the indicative data of "H" is supplied.

[0065] next, in the odd-line scan period of the 2nd frame shown in drawing 4 (c) A gate line is G1 and G3 odd lines. Interlaced scanning is performed and they are each drain line D1, D2, D3, and D4 in that case. The indicative data supplied without it reverses the polarity in the odd-line scan period of drawing 4 (b) -- as it is -- odd-numbered drain lines D1 and D3 **** -- the indicative data of "L" -- the even-numbered drain line D2 and D4 **** -- the indicative data of "H" is supplied.

[0066] Next, it sets at the even-line scan period of the 2nd frame shown in drawing 4 (d). A gate line is G2 and G4 even lines. Interlaced scanning is performed and they are each drain line D1, D2, D3, and D4 in that case. The indicative data supplied the polarity in the odd-line scan period of drawing 4 (c) is reversed -- making -- the odd-numbered drain line D1 and D3 **** -- the indicative data of "H" -- the even-numbered drain line D2 and D4 **** -- the indicative data of "L" is supplied.

[0067] Thus, in the liquid crystal driving gear of this example, the indicative data of the 1st frame is displayed by drawing 4 (a) and (b), and the indicative data of the 2nd frame is displayed by drawing 4 (c) and (d). For this reason, since the conventional bit-flipping drive which shows drawing 11 which the polarity of each pixel reverses for every frame, and the same alternating current drive are performed while the polarities of the pixels which the polarity-reversals condition of a liquid crystal display panel adjoins differ, very good image quality without a flicker is acquired. Although the conventional example shown in drawing 10 is performing polarity reversals at every scan period of 1 gate line also by the same bit-flipping drive so that it may turn out that drawing 3 is moreover compared with drawing 10 In order for what is necessary to be just to perform polarity reversals at intervals of one frame including the frame which adjoins the polarity reversals of the indicative data supplied to each drain line in this example shown in drawing 3, It becomes possible to make a polarity-reversals frequency low sharply, the count of charge and discharge on each drain line decreases, and it can low-power-ize to the same extent as the case of a frame reversal drive (refer to drawing 7).

[0068] Although mobility is low, and it is necessary to be the liquid crystal driving gear of drive circuit one apparatus with which the drive circuit was formed on the glass substrate, to lower the polarity-reversals frequency of an indicative data as much as possible, and to attain low-power-ization from it being easy to become high resistance in the above-mentioned example especially since the amorphous silicon is used for that drive circuit, this request can be made to agree in this example.

[0069] in addition, the polarity-reversals frequency of the indicative data supplied from a drain driver side by carrying out interlaced scanning of the description of the liquid crystal driving gear

in this invention every gate line predetermined by the gate driver side -- large -- **** -- it comes to be able to do-izing and is in having low-power-ized. For this reason, since the scan line reversal drive (refer to drawing 9) which it is not restricted [drive] to the bit-flipping drive explained in the above-mentioned example, for example, makes the alternating current drive of the liquid crystal driving gear of this invention reverse a polarity per each gate line can be performed by interlaced scanning, while being able to carry out [high definition]-izing, it can have low-power nature. Power consumption of this scan line reversal drive can be made into the low power consumption comparable as the frame reversal drive of drawing 12 instead of the high power consumption of a scan line reversal drive of drawing 12 .

[0070] Moreover, although it was made to also reverse the polarity of the indicative data which performs interlaced scanning of a gate line at intervals of a line, and is supplied to a drain line at intervals of a line in the above-mentioned example Perform polarity reversals at intervals of two or more lines, or, respectively further [scanning at intervals of two or more lines] You may make it drive liquid crystal with various variations, such as repeating scanning two or more lines and carrying out two or more line interlaced scanning, or performing polarity reversals of two or more lines at a time. In this case, compared with the pixel unit of the above-mentioned bit flipping, polarity reversals will be performed for the unit which performs polarity reversals for two or more pixel unit of every.

[0071] Moreover, although polarity reversals are performed in the above-mentioned example for every period which is equivalent to an one-frame period in the indicative data supplied from a drain driver, of course, it is not limited to this and various polarity-reversals periods, such as inverting every [a multiple frame or] $1/2$ frame, can be adopted. Thereby, it can adjust with emphasis on any of image quality and power consumption it improves.

[0072]

[Effect of the Invention] According to the liquid crystal driving gear according to claim 1, all scan lines are repeated and scanned, performing interlaced scanning which carries out the scan drive of two or more scan lines by the scan side driving means at every number of fixed number of line. The transfer sequence of the status signal supplied to a data line according to the sequence of interlaced scanning of a scan side driving means with a status signal exchange means is replaced. The status signal which replaced the transfer sequence with the status signal exchange means by the signal side driving means is doubled with the timing of interlaced scanning, a polarity is reversed for every predetermined period, and each data line is supplied.

[0073] Therefore, while performing interlaced scanning by the scan side driving means, interlaced scanning can be performed proper by replacing the transfer sequence of a status signal according to the interlaced scanning with a status signal exchange means. And in a signal side driving means, in order to carry out the polarity reversals of the status signal which is supplied to a data line in addition to interlaced scanning for every predetermined period, while a polarity-reversals drive in a scan line unit is attained using a low polarity-reversals frequency and good image quality is acquired, it can low-power-ize.

[0074] According to the liquid crystal driving gear according to claim 2, a signal side driving means according to claim 1 reverses the polarity of the indicative data which every number of fixed number of line is made to reverse a polarity to two or more data lines, supplies, and is supplied to each data line for every predetermined period according to the timing of interlaced scanning of a scan side driving means, respectively.

[0075] Therefore, since the polarity of the status signal supplied to two or more data lines is reversed to every number of fixed number of line, in addition to the polarity reversals in a scan line unit according to claim 1 the polarity reversals in a data line unit are performed, consequently polarity reversals are performed in the shape of a matrix per 1 thru/or two or more pixels, the good image quality which is equal to a bit-flipping drive can be acquired. Moreover, since a low polarity-reversals frequency can be used by performing interlaced scanning as described above, the whole polarity-reversals frequency can be low-power-ized. Thus, much more high-definition-izing and low-power nature can be combined.

[0076] According to the liquid crystal driving gear according to claim 3, a scan side driving means according to claim 2 Go interlaced scanning of two or more scan lines every other, and a signal

side driving means reverses the polarity of a status signal every other to two or more data lines, and supplies. When changing from the odd-line scan period by the scan side driving means at an even-line scan period, Or by reversing the polarity of each status signal supplied to each data line, and supplying, when changing from an even-line scan period at an odd-line scan period Since the so-called bit-flipping drive which reverses a polarity in each pixel unit can be performed, very good image quality can be acquired. Moreover, since a low polarity-reversals frequency can be used by performing interlaced scanning even in this case as described above, it can low-power-ize. Thus, high-definition-izing and low-power nature can be combined.

[0077] While a signal side driving means according to claim 3 carries out image display of the status signal which constitutes one frame using the odd-line scan period and even-line scan period by said scan side driving means according to the liquid crystal driving gear according to claim 4, a polarity is reversed for the status signal supplied into one frame in said odd-line scan period and said even-line scan period.

[0078] Therefore, since the polarity of the status signal supplied to a data line in the odd-line scan period and even-line scan period is reversed while carrying out image display of the status signal for one frame by an odd-line scan and even-line scan, very good image quality can be acquired by the bit-flipping drive which performs the polarity reversals of each pixel unit for every frame. Moreover, since interlaced scanning is performed also in this case, a polarity-reversals frequency can be low-power-ized from the ability to be made low. Thus, high-definition-izing and low-power nature can be combined.

[0079] According to the liquid crystal driving gear according to claim 5, while a signal side driving means according to claim 4 reverses a polarity between the odd-line scan periods of a status signal and even-line scan periods which are supplied into one frame, by inter-frame [adjoining], it is made not to perform polarity reversals.

[0080] Therefore, since polarity reversals are performed in the middle of one frame, and polarity reversals are surely once performed during the image display of one frame, image quality improves. Moreover, since there is no effect in the improvement in image quality so much and a polarity-reversals period is rather extended even if polarity reversals are not performed when displaying the status signal with which the adjoining frames differed, much more low-power-ization can be attained from the ability of a polarity-reversals frequency to be made low.

[0081] According to the liquid crystal driving gear according to claim 6, the status signal exchange means according to claim 1 consists of a frame memory which memorizes the status signal for one frame, and a control circuit which reads the status signal for every scan line alternatively according to scan sequence out of the status signal for one frame memorized by the frame memory.

[0082] Therefore, after memorizing the status signal for one frame to a frame memory, like every other desired scan sequence, for example, a scan line, and every two or more scan lines, only by choosing read-out sequence by the control circuit suitably, the transfer sequence of a status signal can be replaced freely and a signal side drive circuit etc. can be supplied. For this reason, interlaced scanning of various gestalten can be performed.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] The block diagram showing the configuration of the liquid crystal display concerning this example.

[Drawing 2] Drawing showing the example of a configuration of the liquid crystal display panel concerning this example.

[Drawing 3] Drawing showing the liquid crystal drive wave of the liquid crystal driving gear of this example.

[Drawing 4] Drawing explaining the scan drive condition which inverts an indicative data on a liquid crystal display panel using the liquid crystal drive wave of drawing 3.

[Drawing 5] Drawing showing the liquid crystal display panel of the dot matrix which consisted of pixels of 4x4 dots.

[Drawing 6] Drawing showing the drive wave of the frame reversal drive which reverses the polarity of a status signal in each frame unit by the liquid crystal display panel of drawing 5.

[Drawing 7] Drawing showing the polarity-reversals situation on the liquid crystal display panel in the frame reversal drive of drawing 6.

[Drawing 8] Drawing showing the data line reversal drive which performs polarity reversals per frame while giving the status signal of reversed polarity in the adjoining data line unit.

[Drawing 9] Drawing showing the scan line reversal drive which performs polarity reversals per frame while giving the status signal of reversed polarity in the adjoining scan line unit.

[Drawing 10] Drawing showing the drive wave of the bit-flipping drive which reverses the polarity of a status signal in each pixel unit by the liquid crystal display panel of drawing 5.

[Drawing 11] Drawing showing the polarity-reversals situation on the liquid crystal display panel in the bit-flipping drive of drawing 10.

[Drawing 12] Drawing showing comparison results in each conventional alternating current drive method from drawing 6 to drawing 11, such as image quality and power consumption.

[Description of Notations]

51 Liquid Crystal Display

52 Synchronizing Separator Circuit

53 A/D-Conversion Circuit

54 Data-Conversion Circuit

55 Frame Memory

56 Control Circuit

57 Interface Circuitry

58 Liquid Crystal Display Panel

59 Gate Driver

60 Drain Driver

61 Glass Substrate

[Translation done.]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平8-320674

(43)公開日 平成8年(1996)12月3日

(51)Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/36			G 0 9 G 3/36	
G 0 2 F 1/133	5 0 5		G 0 2 F 1/133	5 0 5

審査請求 未請求 請求項の数6 F D (全 12 頁)

(21)出願番号 特願平7-152340

(22)出願日 平成7年(1995)5月25日

(71)出願人 000001443

カシオ計算機株式会社

東京都新宿区西新宿2丁目6番1号

(72)発明者 両澤 克彦

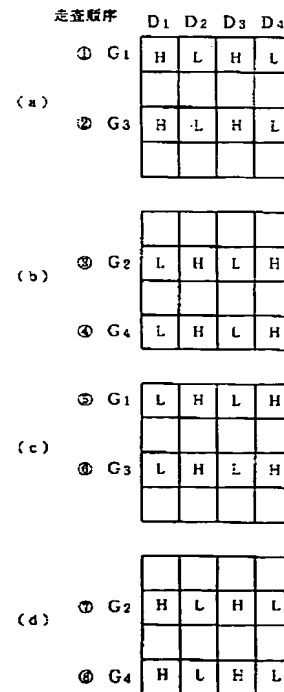
東京都八王子市石川町2951番地5 カシオ
計算機株式会社八王子研究所内

(54)【発明の名称】 液晶駆動装置

(57)【要約】

【目的】 液晶を交流駆動して液晶の劣化を防止する際に、良好な画質が得られるとともに、低消費電力化が図れるようにする。

【構成】 ゲートドライバにより (a) のように、1フレーム目の奇数ラインG1、G3を飛び越し走査して、ドレインドライバから1ラインずつ「H」と「L」の表示データを供給し、(b) のように、1フレーム目の偶数ラインG2、G4を飛び越し走査して、ドレインドライバからの表示データの極性を反転させた「L」と「H」を供給する。次に、(c) のように、2フレーム目の奇数ラインG1、G3を飛び越し走査しながら、ドレインドライバからの表示データを極性反転しない「L」と「H」の表示データを供給し、(d) のように、2フレーム目の偶数ラインG2、G4を飛び越し走査しながら、ドレインドライバからの表示データの極性を反転させた「H」と「L」の表示データを供給する。



【特許請求の範囲】

【請求項 1】液晶表示パネルに複数の走査ラインと複数のデータラインとが直交方向に配置され、その双方のラインの各交差位置にマトリックス状に画素が形成されて、前記複数の走査ラインに所定の順序で走査信号を供給して選択状態とし、その選択状態の走査ライン上の各画素に前記データラインを介して表示信号を供給して液晶を駆動する液晶駆動装置において、前記複数の走査ラインを所定本数おきに走査駆動する飛び越し走査を行いながら全ての走査ラインを繰り返し走査する走査側駆動手段と、前記走査側駆動手段の飛び越し走査の順序に応じて前記データラインに供給する表示信号の転送順序を入れ替える表示信号入替手段と、前記表示信号入替手段で転送順序を入れ替えた表示信号を前記飛び越し走査のタイミングに合わせて所定期間毎に極性を反転させ、その表示信号を前記各データラインに供給する信号側駆動手段と、を備えていることを特徴とする液晶駆動装置。

【請求項 2】前記信号側駆動手段は、

前記表示信号入替手段で転送順序を入れ替えた表示信号を前記複数のデータラインに対して所定本数おきに極性を反転させて供給するとともに、前記走査側駆動手段の飛び越し走査のタイミングに合わせて所定期間毎に前記各データラインに供給される表示信号の極性をそれぞれ反転することを特徴とする請求項 1 記載の液晶駆動装置。

【請求項 3】前記走査側駆動手段は、

前記複数の走査ラインの飛び越し走査を 1 本おきに行つて、奇数ラインと偶数ラインを交互に繰り返して走査し、前記信号側駆動手段は、前記表示信号入替手段で転送順序を入れ替えた表示信号を前記複数のデータラインに対して 1 本おきに極性を反転させて供給するとともに、前記走査側駆動手段により奇数ライン走査期間から偶数ライン走査期間に変る時点、あるいは、偶数ライン走査期間から奇数ライン走査期間に変る時点の何れかの時点で前記各データラインに供給されるそれぞれの表示信号の極性を反転させて供給し、前記液晶表示パネルにマトリックス状に形成された各画素の液晶を交流駆動することを特徴とする請求項 2 記載の液晶駆動装置。

【請求項 4】前記信号側駆動手段は、

1 フレームを構成する表示信号を前記走査側駆動手段による奇数ライン走査期間と偶数ライン走査期間とを使って画像表示するとともに、1 フレーム中に供給する表示信号を前記奇数ライン走査期間と前記偶数ライン走査期間とで極性を反転させることを特徴とする請求項 3 記載の液晶駆動装置。

【請求項 5】前記信号側駆動手段は、

1 フレーム中に供給する表示信号を前記奇数ライン走査期間と前記偶数ライン走査期間との間で極性を反転させるとともに、隣接するフレーム間では極性反転を行わないことを特徴とする請求項 4 記載の液晶駆動装置。

【請求項 6】前記表示信号入替手段は、

1 フレーム分の表示信号を記憶するフレームメモリと、前記フレームメモリに記憶された 1 フレーム分の表示信号の中から走査順序に応じた各走査ライン毎の表示信号を読み出す制御回路と、を備えていることを特徴とする請求項 1 記載の液晶駆動装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、液晶駆動装置に関し、詳細には、マトリックス状に画素が配列された液晶表示パネルを交流駆動する液晶駆動装置に関する。

【0002】

【従来の技術】従来、液晶駆動装置は、一般に、液晶表示パネル（LCD）と、この液晶表示パネルを駆動する駆動回路と、電源回路および制御回路等を備えており、その駆動回路には、電源回路から複数の電圧値の駆動電圧が供給される。

【0003】そして、液晶を駆動して表示制御する場合は、液晶表示パネルの各画素の液晶に所定の電圧を印加して生成される電界によって、液晶分子の配向を制御して、各画素毎に光学特性を変化させることにより行っている。

【0004】上記の液晶駆動に際しては、一般に、交流駆動する必要がある。これは、液晶に対して単一方向にのみ長時間電界が加わることにより、液晶表示パネルの基板対向面に設けられた配向膜に焼き付けが生じたり、液晶の劣化、あるいは液晶の破壊等が生じることを防止するためである。

【0005】図 5 は、4×4 ドットの画素で構成されたドットマトリックスの液晶表示パネル 1 を示す図である。図 5 に示す 11～14、21～24、31～34、41～44 の各走査ラインの画素毎のスイッチング素子に対しては、表示信号を供給するデータライン D1、D2、D3、D4 と走査ライン G1、G2、G3、G4 とがそれぞれ接続されている。

【0006】図 6 は、図 5 の液晶表示パネル 1 で各フレーム単位で表示信号の極性を反転させるフレーム反転駆動方式の駆動波形を示す図であり、図 7 は、図 6 のフレーム反転駆動方式における液晶表示パネル上での極性反転状況を示す図である。

【0007】まず、図 6 に示すように、1 フレーム（画面）目を駆動するのに、走査ライン G1、G2、G3、G4 を 1 ラインずつ順次走査するとともに、データライン D1、D2、D3、D4 からは、各走査ライン上の画

素11~14、21~24、31~34、41~44のそれぞれの表示信号をハイレベル（以下、「H」とい

う）側の電圧極性（VLCH）により供給する。
【0008】また、次の2フレーム目を駆動する場合
は、同じく走査ラインG1、G2、G3、G4を1ライ
ンずつ順次走査するとともに、データラインD1、D2
、D3、D4からは、各走査ライン上の画素11~1
4、21~24、31~34、41~44のそれぞれの
表示信号をローレベル（以下、「L」という）側の電圧
極性（VLCL）により供給する。

【0009】このように、フレーム反転駆動方式は、フ
レーム単位で各画素に供給する表示信号の極性を反転さ
せるため、図7（a）、（b）に示すように、「H」の
表示信号が供給される奇数フレームと、「L」の表示信
号が供給される偶数フレームとが交互に繰り返される。
【0010】また、上記以外の交流駆動方式として、図
8は、隣接するデータライン単位で逆極性の表示信号を
与えるとともにフレーム単位で極性を反転させるデータ
ライン反転駆動方式を示す図であり、図9は、隣接する
走査ライン単位で逆極性の表示信号を与えるとともにフ
レーム単位で極性反転を行う走査ライン反転駆動方式を
示す図であり、図10は、図5の液晶表示パネル1で各
画素単位で表示信号の極性を反転させるビット反転駆動
方式の駆動波形を示す図であり、図11は、図10のビ
ット反転駆動方式における液晶表示パネル上での極性反
転状況を示す図であり、図12は、図6から図11まで
の従来の各交流駆動方式における画質や消費電力などの
比較結果を示す図である。

【0011】上記した各交流駆動方式により得られる液
晶表示画像の画質は、極性反転を行う領域がフレーム単

$$\{CL + Cg \times (\text{走査ライン段数})\} \times (\text{データライン段数}) \times (VLCH - VLCL) \times (\text{フレーム周波数}) \quad (1)$$

また、走査ライン反転駆動方式とビット反転駆動方式の
消費電力は、下記（2）式で表すことができる。

$$\{CL \times (\text{走査ライン段数} - 1) + Cg \times (\text{走査ライン段数})\} \times (\text{データライン段数}) \times (VLCH - VLCL) \times (\text{フレーム周波数}) \quad (2)$$

なお、上記式は、全点灯状態で、リーク電流はないもの
とした場合である。そして、上記（2）式と（1）式と
は、下記（3）式で示す消費電力差を生じることから、
フレーム反転駆動方式とデータライン反転駆動方式は、

$$(\text{走査ライン段数} - 2) \times (\text{データライン段数}) \times (VLCH - VLCL) \times (\text{フレーム周波数}) \quad (3)$$

【0018】

【発明が解決しようとする課題】しかしながら、このよ
うな従来の液晶駆動装置にあっては、図12に示すよう
に、画質の向上と消費電力の低減化を図るという2つの
相反する要求があって、一方の画質を改善しようとする
と、消費電力が増大してしまい、また反対に、消費電力
を改善しようすると、画質が劣化するという問題が生
生ずる。

*位、フィールド単位、ライン単位、画素単位と小さくな
るにしたがって、また、反転周波数が高くなるにしたが
って、フリッカが目立たなくなり、画質が向上する。
【0012】さらに、所定の交流駆動方式における消費
電力は、極性反転の周波数、特に、各データラインにお
ける極性反転の周波数が高くなるにしたがって、各ライ
ン上での充放電回数が多くなることから、消費電力が増
大することになる。

【0013】これを図12で見ると、表示画像の画質
は、フレーム反転駆動方式の場合、フレーム単位で極性
反転が繰り返されるため、フリッカが目立ち易く、画質
が悪くなる「×」。ところが、データライン反転駆動方
式や走査ライン反転駆動方式の場合は、図8および図9
に示すように、データラインあるいは走査ライン単位で
表示信号が逆極性となって反転するため、画面中で反転
データがライン単位で混ざり合うことからフリッカが目
立ち難く、画質の程度が良好となる「○」。さらに、ビ
ット反転駆動方式の場合は、図10および図11に示す
ように、隣接する画素に供給する表示信号が逆極性とな
って、これを反転させているため、画面中で異なった極
性からなるデータがより一層混ざり合って、フリッカの
ほとんどが目立たない、非常に良好な画質が得られる
「◎」。

【0014】一方、図12において、消費電力の観点か
ら見ると、フレーム反転駆動方式とデータライン反転駆
動方式とは、画素の容量をCg、データラインの容量を
CL、ハイレベルの駆動電圧をVLCH、ローレベルの駆
動電圧をVLCL とすると、下記（1）式で表すことがで
きる。

【0015】

※【0016】

★消費電力が少なくて済むが「○」、走査ライン反転駆動
方式とビット反転駆動方式は、消費電力が増大すること
になる「×」。

【0017】

$$(\text{走査ライン段数} - 2) \times (\text{データライン段数}) \times (VLCH - VLCL) \times (\text{フレーム周波数}) \quad (3)$$

【0019】そこで、本発明は、上記課題に鑑みてなさ
れたものであって、液晶を交流駆動して液晶の劣化を防
止する際に、良好な画質が得られるとともに、低消費電
力化が図れる液晶駆動装置を提供することを目的として
いる。

【0020】

【課題を解決するための手段】請求項1記載の液晶駆動
装置は、液晶表示パネルに複数の走査ラインと複数のデ

ータラインとが直交方向に配置され、その双方のラインの各交差位置にマトリックス状に画素が形成されて、前記複数の走査ラインに所定の順序で走査信号を供給して選択状態とし、その選択状態の走査ライン上の各画素に前記データラインを介して表示信号を供給して液晶を駆動する液晶駆動装置において、前記複数の走査ラインを所定本数おきに走査駆動する飛び越し走査を行いながら全ての走査ラインを繰り返し走査する走査側駆動手段と、前記走査側駆動手段の飛び越し走査の順序に応じて前記データラインに供給する表示信号の転送順序を入れ替える表示信号入替手段と、前記表示信号入替手段で転送順序を入れ替えた表示信号を前記飛び越し走査のタイミングに合わせて所定期間毎に極性を反転させ、その表示信号を前記各データラインに供給する信号側駆動手段と、を備えていることを特徴とする。

【0021】また、請求項2記載の液晶駆動装置は、例えば、請求項1に記載された信号側駆動手段が、前記表示信号入替手段で転送順序を入れ替えた表示信号を前記複数のデータラインに対して所定本数おきに極性を反転させて供給するとともに、前記走査側駆動手段の飛び越し走査のタイミングに合わせて所定期間毎に前記各データラインに供給される表示信号の極性をそれぞれ反転するようにしてもよい。

【0022】また、請求項3記載の液晶駆動装置は、例えば、請求項2に記載された走査側駆動手段が、前記複数の走査ラインの飛び越し走査を1本おきに行って、奇数ラインと偶数ラインを交互に繰り返して走査し、請求項2に記載された信号側駆動手段が、前記表示信号入替手段で転送順序を入れ替えた表示信号を前記複数のデータラインに対して1本おきに極性を反転させて供給するとともに、前記走査側駆動手段により奇数ライン走査期間から偶数ライン走査期間に変る時点、あるいは、偶数ライン走査期間から奇数ライン走査期間に変る時点の何れかの時点で前記各データラインに供給されるそれぞれの表示信号の極性を反転させて供給し、前記液晶表示パネルにマトリックス状に形成された各画素の液晶を交流駆動するようにしてもよい。

【0023】また、請求項4記載の液晶駆動装置は、例えば、請求項3に記載された信号側駆動手段が、1フレームを構成する表示信号を前記走査側駆動手段による奇数ライン走査期間と偶数ライン走査期間とを使って画像表示するとともに、1フレーム中に供給する表示信号を前記奇数ライン走査期間と前記偶数ライン走査期間とで極性を反転させるようにしてもよい。

【0024】また、請求項5記載の液晶駆動装置は、例えば、請求項4に記載された信号側駆動手段が、1フレーム中に供給する表示信号を前記奇数ライン走査期間と前記偶数ライン走査期間との間で極性を反転させるとともに、隣接するフレーム間では極性反転を行わないようにしてもよい。

【0025】また、請求項6記載の液晶駆動装置は、例えば、請求項1に記載された表示信号入替手段が、1フレーム分の表示信号を記憶するフレームメモリと、前記フレームメモリに記憶された1フレーム分の表示信号の中から走査順序に応じた各走査ライン毎の表示信号を読み出す制御回路と、を備えるようにしてもよい。

【0026】

【作用】請求項1記載の液晶駆動装置では、走査側駆動手段で複数の走査ラインを所定本数おきに走査駆動する飛び越し走査を行いながら全ての走査ラインを繰り返し走査し、表示信号入替手段で走査側駆動手段の飛び越し走査の順序に応じてデータラインに供給する表示信号の転送順序を入れ替えて、信号側駆動手段で表示信号入替手段で転送順序を入れ替えた表示信号を飛び越し走査のタイミングに合わせて所定期間毎に極性を反転させて各データラインに供給する。

【0027】したがって、走査側駆動手段で飛び越し走査を行うとともに、表示信号入替手段でその飛び越し走査に応じた表示信号の転送順序の入れ替えを行うことにより、適正に飛び越し走査を行うことができる。そして、信号側駆動手段では、飛び越し走査に加えてデータラインに供給する表示信号を所定期間毎に極性反転させるため、低い極性反転周波数を用いて走査ライン単位での極性反転駆動が可能となり、良好な画質が得られるとともに、低消費電力化することができる。

【0028】請求項2記載の液晶駆動装置では、請求項1記載の信号側駆動手段が、複数のデータラインに対して所定本数おきに極性を反転させて供給し、走査側駆動手段の飛び越し走査のタイミングに合わせて所定期間毎に各データラインに供給される表示信号の極性をそれぞれ反転する。

【0029】したがって、複数のデータラインに供給される表示信号の極性を所定本数おきに反転しているため、請求項1記載の走査ライン単位での極性反転に加えて、データライン単位での極性反転が行われ、その結果、1ないし複数画素単位でマトリックス状に極性反転が行われることから、ビット反転駆動方式に匹敵する良好な画質を得ることができる。また、全体の極性反転周波数は、上記したように、飛び越し走査を行うことにより、低い極性反転周波数を用いることができるため、低消費電力化することができる。このように、一層の高画質化と低消費電力性とを兼ね備えることができる。

【0030】請求項3記載の液晶駆動装置では、請求項2記載の走査側駆動手段が、複数の走査ラインの飛び越し走査を1本おきに行って、信号側駆動手段が複数のデータラインに対して1本おきに表示信号の極性を反転させて供給し、走査側駆動手段による奇数ライン走査期間から偶数ライン走査期間に変る時、あるいは、偶数ライン走査期間から奇数ライン走査期間に変る時に、各データラインに供給されるそれぞれの表示信号の極性を反転

10

20

30

40

50

させて供給することにより、各画素単位で極性を反転する、いわゆる、ビット反転駆動方式を行うことができるため、非常に良好な画質を得ることができる。また、この場合でも、上記したように、飛び越し走査を行うことによって、低い極性反転周波数を用いることができるため、低消費電力化することができる。このように、高画質化と低消費電力性とを兼ね備えることができる。

【0031】請求項4記載の液晶駆動装置では、請求項3記載の信号側駆動手段が、1フレームを構成する表示信号を前記走査側駆動手段による奇数ライン走査期間と偶数ライン走査期間とを使って画像表示するとともに、1フレーム中に供給する表示信号を前記奇数ライン走査期間と前記偶数ライン走査期間とで極性を反転させるようにする。

【0032】したがって、1フレーム分の表示信号を奇数ライン走査と偶数ライン走査とで画像表示するとともに、その奇数ライン走査期間と偶数ライン走査期間とでデータラインに供給する表示信号の極性を反転させるため、各画素単位の極性反転を各フレーム毎に行うビット反転駆動方式により、非常に良好な画質を得ることができる。また、この場合も飛び越し走査を行っているので、極性反転周波数を低くすることができることから、低消費電力化することができる。このように、高画質化と低消費電力性とを兼ね備えることができる。

【0033】請求項5記載の液晶駆動装置では、請求項4記載の信号側駆動手段が、1フレーム中に供給する表示信号の奇数ライン走査期間と偶数ライン走査期間との間で極性を反転させるとともに、隣接するフレーム間では極性反転を行わないようにする。

【0034】したがって、1フレームの途中で極性反転が行われることから、1フレームの画像表示中に必ず極性反転が1度行われるため画質が向上する。また、隣接するフレームの異なった表示信号を表示する場合は、極性反転が行われなくても、画質向上にそれほど影響がなく、むしろ極性反転周期が伸びるため、極性反転周波数を低くすることができることから、一層の低消費電力化を図ることができる。

【0035】請求項6記載の液晶駆動装置では、請求項1記載の表示信号入替手段が、1フレーム分の表示信号を記憶するフレームメモリと、そのフレームメモリに記憶された1フレーム分の表示信号の中から走査順序に応じて各走査ライン毎の表示信号を選択的に読み出す制御回路とで構成されている。

【0036】したがって、フレームメモリに1フレーム分の表示信号を記憶した後、所望の走査順序、例えば、1走査ラインおき、あるいは、複数走査ラインおきのよう、適宜読み出し順序を制御回路によって選択するだけで、自由に表示信号の転送順序を入れ替えて信号側駆動回路等に供給することができる。このため、種々の形態の飛び越し走査を行うことができる。

【0037】

【実施例】以下、本発明の好適な実施例を図を参照して説明する。図1～図4は、本発明の液晶駆動装置の一実施例を示す図であり、本実施例では、走査ライン（ゲートライン）が2nライン、データライン（ドレインライン）がmラインからなり、各画素毎にアモルファス・シリコンからなる薄膜スイッチングトランジスタを用いてアクティブマトリクス駆動を行うTFT-LCD（Thin Film Transistor-Liquid Crystal Display）を用いた液晶表示装置として実施したものである。

【0038】まず、構成を説明する。図1は、本実施例に係る液晶表示装置51の構成を示すブロック図である。液晶表示装置51は、同期分離回路52、A/D変換回路53、データ変換回路54、フレームメモリ55、制御回路56、インターフェース回路57、液晶表示パネル58、ゲートドライバ59、ドレインドライバ60、およびガラス基板61などから構成されている。

【0039】同期分離回路52は、アナログ映像信号の中から水平同期信号Hsync（φH）と垂直同期信号Vsync（φV）を取り出して制御回路56に出力する。A/D変換回路53は、入力されるアナログ映像信号を制御回路56から入力されるタイミング信号に基づくサンプリングによりA/D（アナログ/デジタル）変換して、ここでは、3ビットのデジタル映像信号とする。入力されるアナログ映像信号がカラー映像信号の場合は、R（赤）、G（緑）、B（青）に分離されたパラレルのアナログ映像信号毎にサンプリングが行われる。

【0040】データ変換回路54は、A/D変換回路53で変換されたデジタル映像信号を後述するドレインドライバ60で駆動可能なデータ形式に変換して、表示データとして次段のフレームメモリ55に出力される。すなわち、データ変換回路54は、A/D変換回路53から入力されるデジタル映像信号を制御回路56から入力されるタイミング信号により順次読み込んで、1ライン分の映像信号を読み込んだ後、その映像信号に応じた階調信号を作成して、表示データとしてフレームメモリ55に出力される。

【0041】フレームメモリ55は、メモリボード上に設けられたRAM（Random Access Memory）で構成されており、上記したデータ変換回路54から出力される1フレーム（画面）分の表示データを一時的に記憶するのである。後述する制御回路56では、このフレームメモリ55に表示データを書き込む際に、1ライン単位の表示データをアドレスを指定しながら書き込みを行い、その書き込まれた表示データを読み出す場合は、所望のラインの表示データのアドレスを指定することにより、表示データを所望の転送順序で入れ替えて出力することができる。このため、後述するゲートドライバ59によって所定の走査ラインおきに飛び越し走査する場合は、

飛び越し走査の走査順序に応じて表示データの転送順序を入れ替えることにより、飛び越し走査を行っても適正に画像表示することができる。

【0042】制御回路56は、液晶表示装置51の全体の動作を制御するもので、例えば、同期分離回路52から供給される水平同期信号(Hsync)と垂直同期信号(Vsync)とに基づいて液晶表示パネルの各画素の液晶を駆動するための同期信号を生成してインターフェース回路57に出力したり、上記各同期信号に基づいてA/D変換回路53でサンプリングを行うためのサンプリングクロックを生成して供給したり、A/D変換回路53からデータ変換回路54に入力されるデジタル映像信号を順次読み込むためのタイミング信号を供給したり、フレームメモリ55に対して表示データを書き込んだり読み出したりする際のアドレス制御などが行われる。

【0043】インターフェース回路57は、制御回路56から入力される水平同期信号と垂直同期信号とをドレインドライバ60とゲートドライバ59にそれぞれ供給することによって、液晶表示パネル58を走査駆動しながら画像表示を行うものである。

【0044】上記した垂直同期信号は、ゲートライン走査開始タイミングとゲートラインの選択幅を決定するCDB信号、液晶をフレーム毎に交流駆動するための走査反転信号であるCFB信号、および、前記CDB信号をゲートドライバ59内で順次シフトするCNB信号などから成っている。

【0045】また、上記した水平同期信号は、ドレインドライバ60内で各画素毎にラッチした表示データを液晶表示パネル58に出力するCKN信号、表示データのサンプリングを開始するSTI信号、液晶をフレーム毎に交流駆動するためのCKF信号、および、ドレインドライバ60を駆動するための基本クロック信号などから成っている。

【0046】液晶表示パネル58は、複数のゲートラインと複数のドレインラインとが直交方向に配置され、双方のラインの各交点付近にはアモルファス・シリコンを用いた薄膜スイッチングトランジスタが形成されて、そのトランジスタのゲートにゲートラインが接続され、ソースにドレインラインが接続され、ドレインに液晶容量の画素電極が接続されている。そして、液晶表示パネル58は、ゲートドライバ59から供給される走査信号によりゲートラインに接続されたトランジスタをオン/オフ制御して選択/非選択状態を作り出し、選択状態にある画素電極にドレインラインから表示データを供給して各画素毎に液晶を駆動して画像表示が行われる。本実施例では、上記のゲートラインが2nライン、ドレインラインがmラインで構成されている。なお、上記したゲートラインは、奇数本で構成されていてもよいが、ここでは、説明を簡単にするため偶数本(2nライン)として

説明する。

【0047】ゲートドライバ59は、走査信号を発生させ、液晶表示パネル58の複数のゲートラインに対して所望の順次で走査信号を供給して、選択状態とするものである。通常は、1水平走査期間(1H)毎に1ラインずつ走査を行う順次走査が行われるが、本実施例の特徴は、1ラインおき、あるいは、それ以上の複数ラインおきに走査する飛び越し走査を行うことにある。このような飛び越し走査例としては、1ラインおきに奇数ライン走査と偶数ライン走査とを繰り返す際に、奇数ライン走査期間と偶数ライン走査期間とでドレインラインから供給する表示データを極性反転させるだけで、容易に走査ライン反転駆動(図9参照)を行うことができる。その上、従来は、この走査ライン反転駆動を1H毎に極性反転する必要があったが、飛び越し走査を行うことにより1/2垂直走査期間(1/2V)毎に極性反転すればよく、極性反転周波数が低くなって低消費電力化を図ることができるようになった。もちろん、上記の飛び越し走査は、1ラインおきの走査に限定されるものではなく、複数ラインおきに走査するものであってもよい。

【0048】ドレインドライバ60は、図示していないが、シリアル入力される表示データを順次転送して各ドレインラインのデータとしてパラレルで取り出すデータ転送回路と、各ドレインライン毎のデータを保持するデータラッチ回路と、そのラッチされた表示データを交流化信号によって極性反転させてドレインラインに供給するドライバ回路などで構成されている。ドレインドライバ60では、上記のゲートドライバ59によって飛び越し走査を行うゲートラインの表示データがフレームメモリ55から読み出されてデータ転送回路に入力されると、これを各画素毎にラッチして交流化した後、各ドレインラインに供給される。本実施例におけるドレインドライバ60の特徴は、各ドレインラインに供給する表示データの極性反転のタイミングを上記したゲートドライバ59の飛び越し走査のタイミングに合わせて行うことにある。例えば、ゲートドライバ59の飛び越し走査を奇数ライン走査と偶数ライン走査とを繰り返し行う場合は、少なくとも奇数ライン走査期間から偶数ライン走査期間に変る時点でドレインラインから供給する表示データの極性をドライバ回路で反転するようにする。これにより、奇数ラインは、ハイレベル「H」の表示データで構成され、偶数ラインはローレベル「L」の表示データで構成することができるとともに、この「H」と「L」の領域を所定期間、例えば、1フィールドや1フレーム毎に反転させることによって、いわゆる、走査ライン反転駆動(図9参照)を行うことができる。

【0049】また、ドレインドライバ60では、上記したように、1ライン単位で「H」または「L」の表示データを供給する他、ドレインラインを1ラインおき、あるいは、複数ラインおきに「H」と「L」の表示データ

を交互に供給したり、その供給する表示データを所定期間、例えば、1フィールドや1フレーム毎に反転させることによって、いわゆる、ビット反転駆動(図11参照)に相当する交流駆動を行うことができる。

【0050】このように、本実施例の液晶駆動装置では、走査ライン反転駆動やビット反転駆動に相当する交流駆動を行うことができるため、極性反転に伴う表示画像のチラツキ(フリッカ)が分散されて目立たなくなり、良好な画質が得られるとともに、低消費電力化が図れるという利点がある。ガラス基板61は、液晶表示パネル58を構成するガラス基板であるが、本実施例では、このガラス基板61上にゲートドライバ59とドレインドライバ60とが一体形成された、駆動回路一体型液晶表示装置としたものである。

【0051】図2は、本実施例に係る液晶表示パネル58の構成例を示す図である。図2に示すように、各画素は、ゲートラインG1、G2、G3、G4に沿って、それぞれ11~14、21~24、31~34、41~44のように行方向に配列されており、また、上記各画素は、各ドレインラインD1、D2、D3、D4に沿って、11~41、12~42、13~43、14~44のように列方向に接続されている。そして、各画素のスイッチングトランジスタに対しては、それぞれゲートラインとドレインラインが接続されている。図2では、説明を容易にするため4×4=16ドットからなる液晶表示パネル58としたが、実際には、もっと多数の画素で構成されている。

【0052】次に、本実施例の動作を説明する。まず、図1に示すように、入力されるアナログ映像信号から同期分離回路52により水平同期信号Hsyncと垂直同期信号Vsyncとを取り出して制御回路56に出力する。制御回路56では、その水平同期信号と垂直同期信号とに基づいて液晶表示パネルの各画素の液晶を駆動するための同期信号を生成してインターフェース回路57に出力するとともに、上記同期信号に基づいて生成したサンプリングクロックをA/D変換回路53に供給し、また、データ変換回路54に対しては、A/D変換回路53から入力されるディジタル映像信号を順次読み込むためのタイミング信号を供給し、フレームメモリ55に対しては、表示データの書き込みや読み出しを行う場合のアドレス制御を行っている。

【0053】そして、入力されるアナログ映像信号は、A/D変換回路53でサンプリングされてディジタル映像信号に変換し、データ変換回路54でそのディジタル映像信号を制御回路56から入力されるタイミング信号により順次読み込んで、1ライン分の映像信号を読み込んだ後、その映像信号に応じた階調信号を作成して、表示データとしてフレームメモリ55に出力する。

【0054】さらに、フレームメモリ55では、データ変換回路54から1ライン単位で出力される表示データ

を制御回路56によりアドレスを指定しながら1フレーム(画面)分書き込まれる。そして、その書き込まれた表示データを読み出す場合は、所望のラインの表示データが書き込まれたアドレスを指定するだけで、容易に表示データの転送順序を入れ替えることができる。この表示データの転送順序の入れ替えは、本実施例のゲートドライバ59によって所定のゲートラインおきに飛び越し走査を行っても、その飛び越し走査の走査順序に応じて表示データの転送順序を入れ替えることにより、適正な画像表示を行うようにしたものである。

【0055】本実施例におけるゲートラインの走査順序は、1フレーム分の表示データのうち、まず、1、3、5、……、2n-3、2n-1の奇数ラインを走査した後、2、4、6、……、2n-2、2nの偶数ラインを走査するようにする。そしてドレインラインから供給される表示データは、上記したゲートラインの走査順序に合わせて、フレームメモリ55を使って表示データの転送順序の入れ替えが行われる。

【0056】これを図2に示す、4×4=16ドットからなる液晶表示パネル58を使って、図3に示す液晶駆動波形により液晶を駆動する場合について説明する。図4は、図3の液晶駆動波形を使って液晶表示パネル上で表示データを極性反転する走査駆動状態を説明する図である。

【0057】まず、図3に示すように、1フレーム目の表示データを表示する際に、ゲートラインG1とG3の奇数ラインを走査した後、ゲートラインG2とG4の偶数ラインの飛び越し走査が行われる。このゲートラインの走査順序は、2フレーム、3フレーム目以降も同様の順序で繰り返し行われる。

【0058】そして、各ドレインラインD1、D2、D3、D4に供給される表示データの極性は、上記したゲートラインの飛び越し走査における奇数ライン走査期間と偶数ライン走査期間とで極性を反転させるようにする。これにより、ドレインラインに供給する表示データの極性の反転周波数は、1フレームあるいは1/2フレームおきに反転させるだけで、走査ライン反転駆動(図9参照)に相当する交流駆動を実現することが可能となる。これに対して、従来では、ゲートラインを順次走査するため、走査ライン反転駆動を行うためにはドレインラインに供給する表示データを1水平走査期間毎に極性反転する必要がある、高い極性反転周波数による消費電力の増大を招いていた。このように、本実施例の液晶駆動装置によれば、良好な画質と低い反転周波数による低消費電力性とを両立することができる。

【0059】また、本実施例の液晶駆動装置では、図3に示すように、1水平走査期間に各ドレインラインD1、D2、D3、D4に供給される表示データの極性が、奇数番目のドレインラインD1、D3と偶数番目のドレインラインD2、D4とが常に逆極性となるように

10

20

30

40

50

与えられている。これは、上記した走査ライン反転駆動にデータライン反転駆動（図 8 参照）を加えたものである。これにより、各ゲートラインの画素単位で極性反転が行われるとともに、ドレインラインの画素単位でも極性反転が行われるため、各画素単位で極性反転が行われる、いわゆる、ビット反転駆動（図 11 参照）に類似した交流駆動を実現することができる。このビット反転駆動類似の交流駆動が行われると、極性反転に伴う表示画像のチラツキが各画素単位に分散されて目立たなくなり、良好な画質が得られるとともに、低消費電力化を図ることができる。

【0060】さらに、1 フレーム期間中に各ドレインライン D1、D2、D3、D4 に供給される表示データの極性は、所定の時点でそれぞれ反転されるように構成されている。例えば、図 3 に示すように、1 フレームの奇数ライン走査期間から偶数ライン走査期間に移行する際に、表示データの極性を反転させるとともに、異なるフレーム間では表示データの極性を反転させないようにする。

【0061】また、図 3 では、各フレームが奇数ライン走査期間に始まり偶数ライン走査期間で終わっているが、これとは逆に、偶数ライン走査期間に始まって奇数ライン走査期間で終わるように構成することもできるが、その場合は、偶数ライン走査期間から奇数ライン走査期間に移行する際に、表示データの極性を反転させるとともに、異なるフレーム間では表示データの極性を反転させないようにする。これにより、常に 1 フレーム中の奇数ライン走査期間と偶数ライン走査期間とで表示データを逆極性にできるとともに、隣接するフレームの奇数ライン走査期間同士と偶数ライン走査期間同士の表示データの極性を逆にすることができる。

【0062】したがって、液晶表示パネルの行方向と列方向に互いに隣接する画素の表示データは、常に逆極性で駆動することができるとともに、さらに、各画素の極性をフレーム単位で反転させるビット反転駆動を行うことができるため、フリッカの無い、非常に高画質の画像を得ることができる。その上、ドレインラインの極性反転周期は、図 3 に示すように、隣接するフレームを含めて 1 フレーム間隔毎に極性反転すればよいから、消費電力はフレーム反転駆動（図 7 参照）と同程度に低く抑えることができる。

【0063】次に、図 3 の液晶駆動波形を使ってビット反転駆動を行う場合の交流反転動作を図 4 を用いて説明する。上記実施例では、図 4（a）に示す 1 フレーム目の奇数ライン走査期間において、ゲートラインの奇数ライン G1、G3 の飛び越し走査が行われ、その際、各ドレインライン D1、D2、D3、D4 に供給される表示データは、奇数番目のドレインライン D1、D3 には「H」の表示データを、偶数番目のドレインライン D2、D4 には「L」の表示データを供給する。

【0064】次に、図 4（b）に示す 1 フレーム目の偶数ライン走査期間においては、ゲートラインの偶数ライン G2、G4 の飛び越し走査が行われ、その際、各ドレインライン D1、D2、D3、D4 に供給される表示データは、図 4（a）の奇数ライン走査期間での極性を反転させて、奇数番目のドレインライン D1、D3 には「L」の表示データを、偶数番目のドレインライン D2、D4 には「H」の表示データを供給する。

【0065】次に、図 4（c）に示す 2 フレーム目の奇数ライン走査期間では、ゲートラインの奇数ライン G1、G3 の飛び越し走査が行われ、その際、各ドレインライン D1、D2、D3、D4 に供給される表示データは、図 4（b）の奇数ライン走査期間での極性を反転させることなく、そのまま奇数番目のドレインライン D1、D3 には「L」の表示データを、偶数番目のドレインライン D2、D4 には「H」の表示データを供給する。

【0066】次に、図 4（d）に示す 2 フレーム目の偶数ライン走査期間においては、ゲートラインの偶数ライン G2、G4 の飛び越し走査が行われ、その際、各ドレインライン D1、D2、D3、D4 に供給される表示データは、図 4（c）の奇数ライン走査期間での極性を反転させて、奇数番目のドレインライン D1、D3 には「H」の表示データを、偶数番目のドレインライン D2、D4 には「L」の表示データを供給する。

【0067】このように、本実施例の液晶駆動装置では、図 4（a）および（b）で 1 フレーム目の表示データが表示され、図 4（c）および（d）で 2 フレーム目の表示データが表示される。このため、液晶表示パネルの極性反転状態は、隣接する画素同士の極性が異なるとともに、各フレーム毎に各画素の極性が反転する図 11 に示す従来のビット反転駆動と同様の交流駆動が行われることから、フリッカの無い非常に良好な画質が得られる。その上、図 3 と図 10 とを比較するとわかるように、同じビット反転駆動でも、図 10 に示す従来例では、1 ゲートラインの走査期間の度に極性反転を行っているが、図 3 に示す本実施例では、各ドレインラインに供給される表示データの極性反転を隣接するフレームを含めて 1 フレーム間隔で極性反転を行えばよいから、極性反転周波数を大幅に低くすることが可能となり、各ドレインライン上での充放電回数が少なくなって、フレーム反転駆動（図 7 参照）の場合と同程度に低消費電力化することができる。

【0068】特に、上記実施例では、ガラス基板上に駆動回路が形成された駆動回路一体型の液晶駆動装置であって、その駆動回路にアモルファス・シリコンを用いているため、移動度が低く、高抵抗になりやすいことから、できるだけ表示データの極性反転周波数を下げて、低消費電力化を図る必要があるが、本実施例ではこの要請に合致させることができる。

【0069】なお、本発明における液晶駆動装置の特徴は、ゲートドライバ側で所定のゲートラインおきに飛び越し走査することにより、ドレインドライバ側から供給する表示データの極性反転周波数を大幅に低減化できるようになり、低消費電力化したことにある。このため、本発明の液晶駆動装置の交流駆動には、上記実施例で説明したビット反転駆動に限られず、例えば、各ゲートライン単位で極性を反転させる走査ライン反転駆動(図9参照)を飛び越し走査で行うことができるので、高画質化できるとともに、低消費電力性を兼ね備えることができる。この走査ライン反転駆動の消費電力は、図12の走査ライン反転駆動の高い消費電力ではなく、図12のフレーム反転駆動と同程度の低い消費電力とすることができる。

【0070】また、上記実施例では、ゲートラインの飛び越し走査を1ラインおきに行い、ドレインラインに供給する表示データの極性も1ラインおきに反転させるようにしたが、それぞれ、複数ラインおきに走査したり、複数ラインおきに極性反転を行ったり、さらには、複数ライン走査して複数ライン飛び越し走査することを繰り返し、複数ラインずつ極性反転を行ったりするなど、種々のバリエーションで液晶を駆動するようにしてもよい。この場合には、極性反転を行う単位が上記ビット反転の画素単位に比べて、複数画素単位毎に極性反転が行われることになる。

【0071】また、上記実施例では、ドレインドライバから供給される表示データを1フレーム期間に相当する期間毎に極性反転を行っているが、もちろんこれに限定されるものではなく、複数フレーム、あるいは1/2フレーム毎に極性反転するなど種々の極性反転期間を採用することができる。これにより、画像品質と消費電力の何れに重点をおいて改善するかを調整することができる。

【0072】

【発明の効果】請求項1記載の液晶駆動装置によれば、走査側駆動手段で複数の走査ラインを所定本数おきに走査駆動する飛び越し走査を行いながら全ての走査ラインを繰り返し走査し、表示信号入替手段で走査側駆動手段の飛び越し走査の順序に応じてデータラインに供給する表示信号の転送順序を入れ替えて、信号側駆動手段で表示信号入替手段で転送順序を入れ替えた表示信号を飛び越し走査のタイミングに合わせて所定期間毎に極性を反転させて各データラインに供給する。

【0073】したがって、走査側駆動手段で飛び越し走査を行うとともに、表示信号入替手段でその飛び越し走査に応じた表示信号の転送順序の入れ替えを行うことにより、適正に飛び越し走査を行うことができる。そして、信号側駆動手段では、飛び越し走査に加えてデータラインに供給する表示信号を所定期間毎に極性反転させるため、低い極性反転周波数を用いて走査ライン単位で

の極性反転駆動が可能となり、良好な画質が得られるとともに、低消費電力化することができる。

【0074】請求項2記載の液晶駆動装置によれば、請求項1記載の信号側駆動手段が、複数のデータラインに対して所定本数おきに極性を反転させて供給し、走査側駆動手段の飛び越し走査のタイミングに合わせて所定期間毎に各データラインに供給される表示データの極性をそれぞれ反転する。

【0075】したがって、複数のデータラインに供給される表示信号の極性を所定本数おきに反転しているため、請求項1記載の走査ライン単位での極性反転に加えて、データライン単位での極性反転が行われ、その結果、1ないし複数画素単位でマトリクス状に極性反転が行われることから、ビット反転駆動に匹敵する良好な画質を得ることができる。また、全体の極性反転周波数は、上記したように、飛び越し走査を行うことによって、低い極性反転周波数を用いることができるため、低消費電力化することができる。このように、一層の高画質化と低消費電力性とを兼ね備えることができる。

【0076】請求項3記載の液晶駆動装置によれば、請求項2記載の走査側駆動手段が、複数の走査ラインの飛び越し走査を1本おきに行って、信号側駆動手段が複数のデータラインに対して1本おきに表示信号の極性を反転させて供給し、走査側駆動手段による奇数ライン走査期間から偶数ライン走査期間に変る時、あるいは、偶数ライン走査期間から奇数ライン走査期間に変る時に、各データラインに供給されるそれぞれの表示信号の極性を反転させて供給することにより、各画素単位で極性を反転する、いわゆる、ビット反転駆動を行うことができるため、非常に良好な画質を得ることができる。また、この場合でも、上記したように、飛び越し走査を行うことによって、低い極性反転周波数を用いることができるため、低消費電力化することができる。このように、高画質化と低消費電力性とを兼ね備えることができる。

【0077】請求項4記載の液晶駆動装置によれば、請求項3記載の信号側駆動手段が、1フレームを構成する表示信号を前記走査側駆動手段による奇数ライン走査期間と偶数ライン走査期間とを使って画像表示するとともに、1フレーム中に供給する表示信号を前記奇数ライン走査期間と前記偶数ライン走査期間とで極性を反転させるようにする。

【0078】したがって、1フレーム分の表示信号を奇数ライン走査と偶数ライン走査とで画像表示するとともに、その奇数ライン走査期間と偶数ライン走査期間とでデータラインに供給する表示信号の極性を反転させるため、各画素単位の極性反転を各フレーム毎に行うビット反転駆動により、非常に良好な画質を得ることができる。また、この場合も飛び越し走査を行っているため、極性反転周波数を低くすることができることから、低消費電力化することができる。このように、高画質化と低

消費電力性とを兼ね備えることができる。

【0079】請求項5記載の液晶駆動装置によれば、請求項4記載の信号側駆動手段が、1フレーム中に供給する表示信号の奇数ライン走査期間と偶数ライン走査期間との間で極性を反転させるとともに、隣接するフレーム間では極性反転を行わないようにする。

【0080】したがって、1フレームの途中で極性反転が行われることから、1フレームの画像表示中に必ず極性反転が1度行われるため画質が向上する。また、隣接するフレームの異なった表示信号を表示する場合は、極性反転が行われなくても、画質向上にそれほど影響がなく、むしろ極性反転周期が伸びるため、極性反転周波数を低くすることができることから、一層の低消費電力化を図ることができる。

【0081】請求項6記載の液晶駆動装置によれば、請求項1記載の表示信号入替手段が、1フレーム分の表示信号を記憶するフレームメモリと、そのフレームメモリに記憶された1フレーム分の表示信号の中から走査順序に応じて各走査ライン毎の表示信号を選択的に読み出す制御回路とで構成されている。

【0082】したがって、フレームメモリに1フレーム分の表示信号を記憶した後、所望の走査順序、例えば、1走査ラインおき、あるいは、複数走査ラインおきのよう、適宜読み出し順序を制御回路によって選択するだけで、自由に表示信号の転送順序を入れ替えて信号側駆動回路等に供給することができる。このため、種々の形態の飛び越し走査を行うことができる。

【図面の簡単な説明】

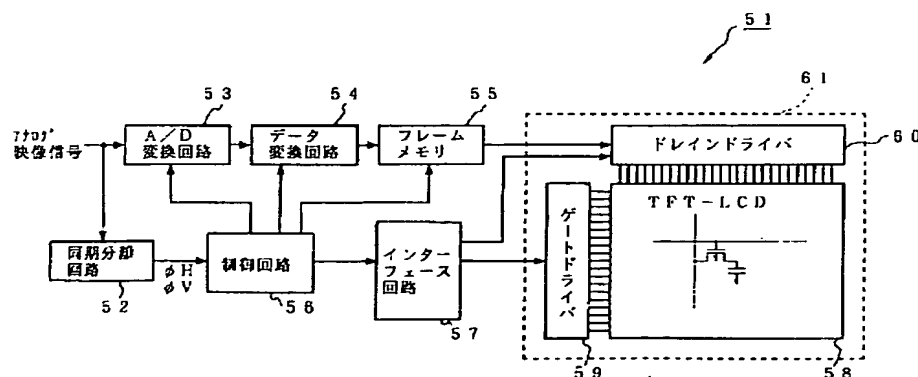
【図1】本実施例に係る液晶表示装置の構成を示すブロック図。

【図2】本実施例に係る液晶表示パネルの構成例を示す図。

【図3】本実施例の液晶駆動装置の液晶駆動波形を示す図。

【図4】図3の液晶駆動波形を使って液晶表示パネル上*

【図1】



*で表示データを極性反転する走査駆動状態を説明する図。

【図5】4×4ドットの画素で構成されたドットマトリクスの液晶表示パネルを示す図。

【図6】図5の液晶表示パネルで各フレーム単位で表示信号の極性を反転させるフレーム反転駆動の駆動波形を示す図。

【図7】図6のフレーム反転駆動における液晶表示パネル上での極性反転状況を示す図。

【図8】隣接するデータライン単位で逆極性の表示信号を与えると同時にフレーム単位で極性反転を行うデータライン反転駆動を示す図。

【図9】隣接する走査ライン単位で逆極性の表示信号を与えると同時にフレーム単位で極性反転を行う走査ライン反転駆動を示す図。

【図10】図5の液晶表示パネルで各画素単位で表示信号の極性を反転させるビット反転駆動の駆動波形を示す図。

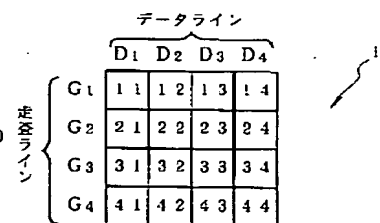
【図11】図10のビット反転駆動における液晶表示パネル上での極性反転状況を示す図。

【図12】図6から図11までの従来の各交流駆動方式における画質や消費電力などの比較結果を示す図。

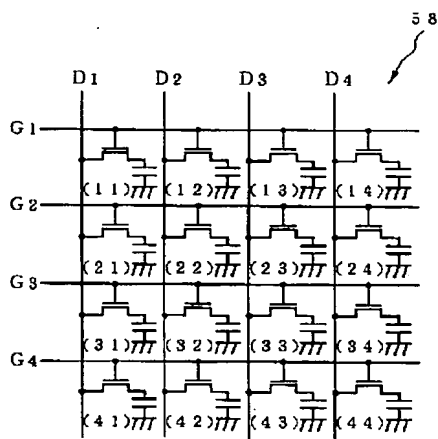
【符号の説明】

- 5 1 液晶表示装置
- 5 2 同期分離回路
- 5 3 A/D変換回路
- 5 4 データ変換回路
- 5 5 フレームメモリ
- 5 6 制御回路
- 30 5 7 インターフェース回路
- 5 8 液晶表示パネル
- 5 9 ゲートドライバ
- 6 0 ドレインドライバ
- 6 1 ガラス基板

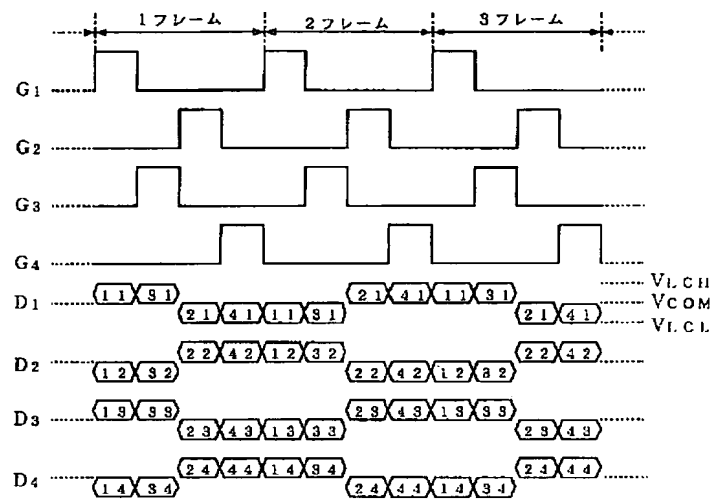
【図5】



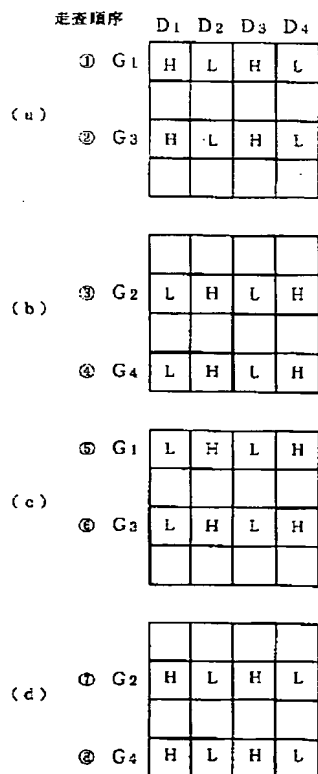
【図2】



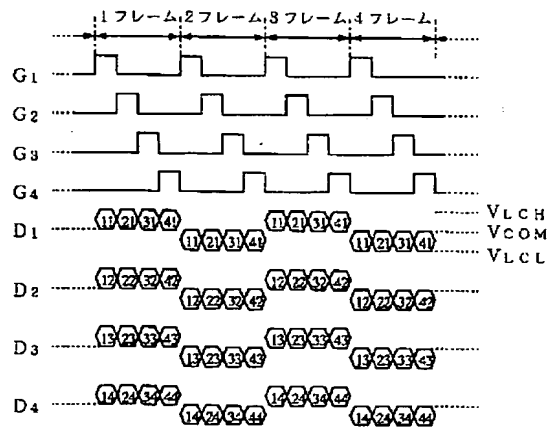
【図3】



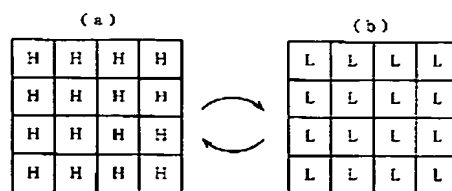
【図4】



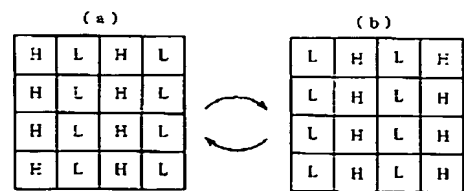
【図6】



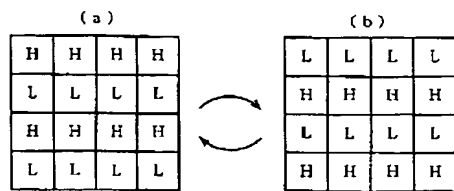
【図7】



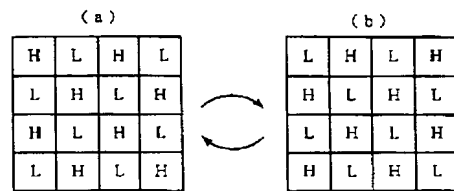
【図8】



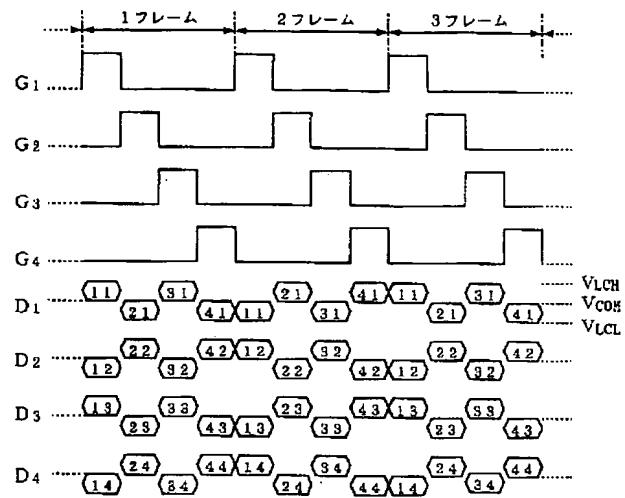
【図9】



【図11】



【図10】



【図12】

比較項目	画質	消費電力	消費電力の計算式
逐点駆動方式			
フレーム反転駆動	×	○	(1) 式
データライン反転駆動	○	○	(1) 式
走査ライン反転駆動	○	×	(2) 式
ビット反転駆動	⊕	×	(2) 式

×…悪い
○…良い
⊕…非常に良い

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.